

日期：106年12月13日
單位：研究發展處
速別：普通件
密等及解密條件或保密期限：

- 計畫業務組 擬辦：
- 一、文陳閱後，公告於電子公佈欄、本組、本處及本校最新消息，並e-mail副知全校教師知照。
 - 二、計畫主持人請於校內申請截止日107年3月9日上午10時前於科技部系統完成線上申請作業，並立即填送「國立中興大學申請科技部研究計畫計畫主持人聲明書」至申請單位(系、所、中心)。
 - 三、申請單位須於107年3月12日上午10前至科技部系統列印申請名冊1份經單位主管核章後，併同「國立中興大學申請科技部研究計畫申請單位切結書」送至研發處計畫業務組，逾期恕不受理。
 - 四、另提醒申請者於提出計畫申請案前，務必更新或確認個人資料（職稱請以人事室核發之正式職稱為準）。
 - 五、文存。

會辦單位：

第二層決行		
承辦單位	會辦單位	決行
行政組 張譯云 1213 1202		
副教授 李思禹 1213 兼組長 1544		代為決行 教授兼研究發展處長 洪慧芝 1213 1544

科技部 函

機關地址：台北市和平東路二段106號
聯絡人：張庭軒 助理研究員
電話：02-2737-7437
傳真：--
電子信箱：tschang@most.gov.tw

受文者：國立中興大學

發文日期：中華民國106年12月12日
發文字號：科部工字第1061011848號
速別：普通件
密等及解密條件或保密期限：

附件：如文(附件1 A09550000Q0000000_106E0P050031_106D2025198-01.doc、附件2 A09550000Q0000000_106E0P050031_106D2025199-01.doc、附件3 A09550000Q0000000_106E0P050031_106D2025200-01.doc、附件4 A09550000Q0000000_106E0P050031_106D2025201-01.doc、附件5 A09550000Q0000000_106E0P050031_106D2025252-01.pdf、附件6 A09550000Q0000000_106E0P050031_106D2025253-01.docx)

主旨：本部推動「矽光子及積體電路」專案研究計畫，自即日起接受申請，請於107年3月14日(星期三)前函送本部，逾期不予受理，請查照轉知。

說明：

- 一、本專案計畫期以落實產學研密切結合之目標，故計畫團隊須邀請業界及法人單位參與規劃及執行，並於申請計畫時提供附件1(業界合作意願書及合作內容說明)及附件2(法人單位合作內容說明);另計畫書中須規劃研究項目及應用項目，且須針對各項核心技術，說明目前及計畫預定達成之技術成熟度(如附件3)及成果指標說明(如附件4);並請將附件1-4置於計畫書表CM03研究計畫內容最後。
- 二、本專案計畫須規劃前二年完成核心技術開發與系統晶片架構設計，第三年完成系統晶片製作與性能優化，第四年完成系統展示並能將技術與廠商進行後續之應用與推廣。



三、本專案計畫申請以單一整合型計畫為限，計畫書總計畫及所有子計畫全部書寫於一份計畫書，每一整合型計畫需含總計畫與至少3項子計畫，總計畫主持人須同時主持1項子計畫，僅總計畫主持人列入本部專題研究計畫件數計算。

四、本專案計畫之執行期程自107年8月1日開始。

五、本公告計畫經費係屬專款專用，恕不受理申覆。

六、本專案計畫相關申請規範與研究範疇等細節說明，請詳閱本部網站()-動態資訊(計畫徵求)或工程司網站()-公告事項。

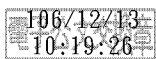
七、本案聯絡人：

(一)相關計畫內容疑問，請洽本部工程司張庭軒先生，電話：(02)2737-7437。

(二)有關係統操作問題，請洽本部資訊系統服務專線，電話：0800-212-058，(02)2737-7590、7591、7592。

正本：專題研究計畫受補助單位（共304單位）

副本：本部綜合規劃司、工程司



部長陳良基



107 年度科技部「矽光子及積體電路」專案研究計畫
業界合作意願書

本企業_____與計畫主持人_____合作，
參與科技部研究計畫（計畫名稱：_____），對研究
主題及產出有高度興趣，願意參與本研究計畫。

合作企業統一編號：

主要營業項目：

單位：

職稱：

電話：

E-mail：

合作企業代表：_____（簽章）

中 華 民 國 ____ 年 ____ 月 ____ 日

規劃與業界合作之工作項目與內容說明

第一年：

第二年：

第三年：

第四年：



107 年度科技部「矽光子及積體電路」專案研究計畫

規劃與法人單位合作之工作項目與內容說明

第一年：

第二年：

第三年：

第四年：



107 年度科技部「矽光子及積體電路」專案研究計畫

表 1: 規劃研究項目及應用項目

研究項目 應用項目	1. 矽光子被 動元件	2. 光主動元 件整合於矽 基板	3. 光電系統 晶片於矽基 板	4. 矽光子構 裝技術	5. 光子積體 電路模擬設 計軟體工具	6. 光電元件 與系統晶片 量測技術
1. 生醫或光電 感測晶片系統						
2. 光波束賦形 或光達						
3. 光連結及光 收發機						

*填表注意事項：

1. 請在計畫所規劃之研究項目及對應之應用項目處勾選(✓)，可複選。
2. 研究項目：至少選擇三項以上。
3. 應用項目：至少選擇一項以上。



表 2：核心技術之技術成熟度(TRL)評估

項次	核心技術名稱	TRL 評估(參考 TRL 檢核說明表)			預定達成目標時間 (年/月)	核心技術及 TRL 判定之說明
		計畫團隊現有技術之 TRL	國內外相似技術之 TRL (最高)	團隊預定達成目標之 TRL		
計畫整體核心技術之 TRL 評估		(填寫下面項次最低 TRL)	(填寫下面項次最低 TRL)	(填寫下面項次最低 TRL)		
1						
2						
3						
4						
5						
6						
7						

*填表注意事項：

1. TRL 評估：請參考 TRL 檢核說明表填寫 1-9 等級。
2. 預定達成目標時間(年/月)：請考量國內外現況定出計畫達成目標之期程。
3. 項次如不夠使用，可自行往下增加。

參考資料：TRL(Technology Readiness Level)檢核說明表

分級	定義	說明	系統發展階段	測試階段
TRL 9	系統商業化	系統成功通過試運轉並進入商業化階段。	全尺度真實系統	進入量產
TRL 8	真實系統展示	全尺度真實系統通過真實環境之測試。處商業化前置階段。	全尺度真實系統	真實環境之驗證測試
TRL 7	全尺度模型於相似環境測試	全尺度模型於相似環境下測試，系統已近似最終設計。	全尺度原型	相似真實環境之驗證測試
TRL 6	原型於相似環境測試	接近真實尺度之模型（原型）於相似環境下進行測試。此為技術展示階段。著重於測試並展示系統技術，並分析對最終系統有價值之重要實驗結果。	放大為接近真實尺度之原型	實驗室環境驗證
TRL 5	準系統於相似環境測試	系統由基本技術元件整合。此為高真實度系統，各方面皆已近似於最終系統，唯獨在尺度上為縮小版之實驗室尺度。此階段研發著重於相似環境下測試準系統之可靠程度，分析相似環境與真實環境對準系統所造成之差異，以及對最終系統有價值之重要實驗結果。	元件整合為小尺度系統原型	實驗室環境驗證
TRL 4	元件整合驗證	在實驗室環境下驗證由基本元件（技術）組成之小尺度模型。此模型僅包含少數重要元件，重點在於測試個別元件整合後是否可正常運作，並且評量模型與目標之差異性。	個別元件或模組測試驗證	實驗室技術驗證
TRL 3	關鍵功能可行性測試	進入積極研究開發階段，此階段包含解析及實驗研究。著重各元件與個別技術之開發。目的為以實驗方法證明解析法之預測。	以實驗方法證明應用概念	實驗室嘗試
TRL 2	技術概念成型	基礎原理被驗證後，相關應用導向之概念被提出。此階段所提出之概念為創新發明但其可行性尚未有任何科學之驗證。	提出技術應用概念	發明與創新之研析
TRL 1	基礎原理發現	此階段為 TRL 最初等級。科學研究開始轉換至研究開發（R&D）階段。著重與科技相關基本性質之研究與探討。目標在於驗證相關技術之基礎原理。	科學原理轉換為應用技術	理論研析

107 年度科技部「矽光子及積體電路」專案研究計畫

核心技術之成果指標說明表

項目 \ 年度	第一年	第二年	第三年	第四年
1-1. 光電系統晶片的功能				
1-2. 光電系統晶片的量化規格				
2. 積體化光電元件種類數目及元件數目				
3. 創新的矽光子元組(toolbox elements) 種類與數目				
4-1. 產學研共同參與研究的合作模式(計畫共同研究或出資, 請就個別合作單位分別說明)				
4-2. 合作單位數目、企業配合款與技轉金等				
5. 發明專利數與學術論文數				
6.				

*填表注意事項：除上述 5 項指標外，可額外自訂增加其他合理指標，自行往下增加。

107 年科技部工程司

「矽光子及積體電路」專案研究計畫徵求公告

壹、前言

光子積體電路 (Photonic integrated circuits, PIC) 是尖端突破性技術，使用光子來傳輸與處理訊號，具有超高頻寬、高解析度與光譜感測等有別於電子 IC 的特性與優勢。近幾年受雲端資料中心頻寬需求的急速增加，帶動光連結應用的高速成長，運用 PIC 技術的產品正以驚人的高成長率佈署於光通信領域。光子積體電路可實現高速光電轉換、傳輸、訊號處理與感測等功能，並具備大幅縮減模組尺寸，降低功率消耗和成本，提高可靠度等顯著優勢，其應用已擴展至光感測系統(國防，航太，能源，交通，醫藥)、物聯網、量子計算、與生物醫學領域，並已有諸多商品化成功案例，預期光子積體電路將為下一個光電產業重點。

臺灣過去在 IC 產業的成功模式是在標準、公開和穩定的 CMOS 製程及設計環境下，學術界及 fabless 設計公司皆可實現各式新穎的創意，帶動臺灣半導體上、下游蓬勃發展。矽光子技術利用矽基板實現光子積體電路，其應用領域除了高速傳輸應用界面，已逐漸擴及消費性電子與生醫光電領域，在市場商機可期的趨勢下，預期可產出光電 IC 設計公司等追隨半導體產業成功腳步的商業模式。國內業界也已注意到矽光子積體電路的商機，擬投入此領域研發的廠商數目快速增加。

臺灣在半導體及光電各分項領域在世界上都是數一數二，在積體電路製造與元件封裝能力領先全球，有利於發展光子積體電路技術並商品化，應結合產學研資源及台灣的晶圓代工與半導體產業，打造矽光子積體電路共同平台，即可複製先前 IC 產業成功經驗。如此應可快速彌補技術落差，迎頭趕上甚至超越歐美的技術。

貳、計畫目標

本專案計畫擬整合學界研發能量與資源、國研院晶片中心(CIC)的多計畫晶片(MPW)服務、國家奈米元件實驗室(NDL)的客製化製程服務、工研院的量測平台與封裝服務及晶圓廠的製程服務，研究發展以矽光子積體電路技術為基礎的系統應用光電晶片。長程目標包括：

- 一、**建立矽光子 IC 領域完整研發生態鏈：**整合學界、晶圓廠、CIC、NDL 及工研院資源，建立領先國際的生態鏈，擴展台灣半導體應用領域及市占率。
- 二、**建立光電系統晶片核心技術：**培育光電 IC 設計人才，研發矽光子主被動元件、矽光子晶片與系統構裝及量測等核心技術，建立自主技術及掌握智財權布局。

三、促進光電 IC 設計產業發展：以國內晶圓廠矽光子平台，整合 IC 設計與光電人才，產學研合作開發創新應用的光電系統整合晶片，促進光電 IC 設計公司的發展。

四、提升光電晶片設計能力，拓展產業應用：利用矽光電平台整合電路與光電技術，配合政府產業政策，開發在智慧載具、物聯網、智慧生活、及下世代網路等產業創新應用。

五、鏈結國際研發重鎮，提升國際地位：與歐美日等矽光電研究單位與產業界建立互補互利的夥伴關係，合作開發關鍵技術與產業應用，加速提升國際地位。

本專案計畫為跨領域研究，將結合光電工程領域、微電子工程領域、電信工程領域、生物醫學工程及資訊工程等領域，整合國內相關領域之優秀學者團隊，以矽光子技術研發具特定應用的光電系統晶片。

本專案計畫以達成技術實用性及具產業應用潛力為主要目標，規劃四年期計畫，前二年完成核心技術開發與系統晶片架構設計，第三年完成系統晶片製作與性能優化，第四年完成系統展示並能將技術與廠商進行後續之應用與推廣。

本計畫需要有法人單位與產業界參與實質合作，尤其是光電晶片設計公司或光電系統應用公司，以提高產業效益。與產業界合作模式包括派員參與計畫執行、合作企業提供經費、耗材或研究設備供計畫使用等方式；與法人單位的合作模式則包括使用 CIC 的多計畫晶片(MPW)服務、NDL 的製程服務以及使用工研院的量測平台與封裝製程服務等；此外，也可與上述法人單位針對特定技術進行合作研究。期能藉由本跨領域前瞻與創新研究專案計畫，開發矽光電積體電路為基的光收發模組、生醫光電模組、光電感測模組、或微波光電模組等，以應用於光通訊、無人載具、5G 行動通訊、物聯網、生醫檢測及健康照護系統等，大幅提昇國內矽光子關鍵性元件與模組的技術競爭力並提高產值。

參、規劃研究項目及應用項目

矽光子技術分為兩個層面；一為光電元件的開發，包含被動積體光學元件、主動光電元件、光電晶片構裝與測試技術；另一為與其他感測器或電路(包括驅動、放大、微波天線和訊號處理)整合成光電系統晶片(Photonic system integrated chip, PSIC)。希望透過整合團隊研發從晶片、封裝到系統整合等關鍵技術，並訂定明確指標規格。

★計畫內容須包含下面研究項目及應用項目：

一、計畫須至少包含下列光電元件及相關技術中三項以上之研究技術項目：

1. 矽光子被動元件：

低損耗矽波導、光多工器、分光器、光濾波器、光極化旋轉器、耦光器、光干涉儀、光反射器。

2. 光主動元件整合於矽基板：

光源、光放大器、光調變器、檢光器、光開關、非線性光學元件、光學訊號處理、光伏元件、光感測器。

3. 光電系統晶片於矽基板：

整合感測器、訊號處理電路、驅動電路、通訊電路、放大電路與微波天線等。

4. 矽光子構裝技術：

雷射光源與矽波導對準封裝技術、光纖與矽波導對準封裝技術、高頻電子元件與矽光子晶片封裝技術。

5. 光子積體電路模擬設計軟體工具：

光電元件設計輔助工具、光子晶片佈局工具、光子晶片系統分析工具。

6. 光電元件與系統晶片量測技術：

高精度量測平台、多重參數量測分析、高速光訊號量測等。

二、申請本專案計畫須以矽光子技術為核心，結合其他光電技術與電路，至少實現應用下列一項或一項以上之光電積體電路或系統：(應用項目)

1. 生醫或光電感測晶片系統 (例如 Laser Doppler or OCT System)：

利用矽光子技術實現光耦合、波長多工/解多工、光調變、檢光器及其他光主動元件或光學訊號處理功能，整合光源及其他控制與訊號處理電路晶片，完成具有特定生醫或光電檢測的模組及功能驗證。

預期突破之具體規格：需訂定等同於或優於目前市場領導產品效能的明確規格，例如 OCT 系統的掃描解析度在軸向須優於 5 微米，橫向優於 15 微米等。

2. 光波束賦形或光達(Optical beamforming or LIDAR)：

利用矽光子技術實現光耦合、波長多工/解多工、光調變、光相移/延遲陣列、檢光器及其他光主動元件或光學訊號處理功能，整合光源(例如可調波長雷射)與光放大，以及控制與訊號處理電路晶片，完成可三度空間掃描光束或天線輸出電波方向的模組及功能驗證。LIDAR 模組須具有測距及顯示 3D 影像功能。

預期突破之具體規格：需訂定等同於或優於目前市場領導產品效能的明確規格，例如單一晶片須達到掃描垂直 5 度以上與水平方向各 20 度以上的規格，並具有小於 0.5 度角的光束寬度，整體模組則須能掃描水平方向 360 度及垂直方向超過 25 度等。

3. 光連結及光收發機 (如: data center interconnection, coherent transceiver..., etc.)：

利用矽光子技術實現光耦合、波長多工/解多工、光調變、檢光器及其他光主動元件或光學訊號處理功能，整合光源、發射機與接收機電路晶片。

預期突破之具體規格：需訂定等同於或優於目前市場領導產品效能的明確規格，例如實現資料傳輸率 1Tb/s 以上或單通道 100Gb/s 以上之光收發模組及功能驗證等。

肆、計畫申請注意事項

- 一、計畫書須陳述四年計畫規劃藍圖(roadmap)及執行內容，並具體說明年度成果與後續產業化成效；且須在計畫書內陳述與合作企業及法人單位實質合作之規劃項目與內容。
- 二、申請本專案計畫，需於計畫書中針對所選定的應用領域說明擬研發技術與國外技術競爭力的比較，且需有產業應用規格以作為開發依據，並依年度設定各主要工作項目及核心技術的量化目標。
- 三、計畫書中須針對擬完成的系統晶片各個功能模組晶片規劃可能採用的製程平台及備用解決方案。
- 四、本專案計畫期以落實產學研密切結合之目標，故計畫團隊須邀請業界及法人單位參與規劃及執行，並於申請計畫時提供附件 1(業界合作意願書及合作內容說明)及附件 2(法人單位合作內容說明)；另計畫書中須規劃研究項目及應用項目，且須針對各項核心技術，說明目前及計畫預定達成之技術成熟度(如附件 3)及成果指標說明(如附件 4)；並請將附件 1-4 置於計畫書表 CM03 研究計畫內容最後。
- 五、總計畫與子計畫之主持人與共同主持人資格必須符合本會補助專題研究計畫作業要點之規定。

六、研究計畫規定：

- (1) 以單一整合型計畫為限，計畫書總計畫及所有子計畫全部書寫於一份計畫書，每一整合型計畫需含總計畫與至少 3 項子計畫，總計畫主持人須同時主持 1 項子計畫，僅總計畫主持人列入本部專題研究計畫件數計算。
- (2) 計畫每年度申請總額度以不超過 2,500 萬元為原則。
- (3) 申請書表格採用本部一般專題研究計畫之計畫書格式，其中表 CM03 研究計畫內容頁數以不超過 80 頁為限(不包括附件 1-4)。
- (4) 計畫全程期限為四年(107 年 8 月 1 日至 111 年 7 月 31 日止)，計畫核定採分年核定多年期計畫。

七、申請作業時程：

- (1) 計畫申請作業，自即日起接受申請，請申請人依本部補助專題研究計畫作業要點，研提計畫申請書(採線上申請)，申請人之任職機構須於 107 年 3 月 14 日(星期三)前函送本部(請彙整造冊後專案函送)，逾期恕不受理。
 - (2) 線上申請時計畫類別請勾選「一般型研究計畫」、研究型別請勾選「整合型計畫」、計畫歸屬請勾選「工程司」、學門代碼請勾選 E9854「矽光子及積體電路」專案研究計畫，以利作業。
- 八、本計畫之簽約、撥款、延期與變更、經費報銷及報告繳交等應依本部補助專題研究計畫作業要點、專題研究計畫經費處理原則、專題研究計畫補助合約書與執行同意書及其他有關規定辦理。
 - 九、其餘未盡事宜，請依本部頒定之補助專題研究計畫作業要點及其他相關規定辦理。

伍、計畫審查與查核

一、計畫之審查：

1. 計畫是否有業界及法人單位參與，計畫預定開發之技術是否確為業界所需。
2. 計畫規劃前二年完成核心技術開發與系統晶片架構設計，第三年規劃完成系統晶片製作與性能優化，第四年規劃完成系統展示並能將技術與廠商進行後續之應用與推廣。
3. 計畫規劃合作企業派員參與計畫執行、合作企業提供耗材或研究設備供計畫使用等方式參與實質合作，計畫全程4年都有規劃合作企業依上述方式參與實質合作者優先考量。
4. 計畫規劃之主要工作項目、核心技術的量化目標，並與國外競爭力比較、年度成果與後續產業化成效。
5. 審查作業包括線上初審及會議複審，如有必要時將安排計畫主持人簡報計畫內容。
6. 本計畫屬專案計畫，無申覆機制。

二、計畫之查核：

1. 本部對執行計畫每年進行審查，執行團隊必須定期呈報計畫執行進度與成果，並出席各項審查會議，各執行團隊須能展示該計畫所開發之技術或系統成果。
2. 計畫合作企業派員參與計畫執行、合作企業提供耗材或研究設備供計畫使用等實質合作相關證明文件請置於報告內容中。
3. 年度計畫結束前2個月交期中報告，依規定進行書面審查或會議審查或實地訪查；合作企業及法人單位參與程度、研究進度及成果的審查結果將成為下一年度是否繼續補助或調整經費的參考依據。
4. 計畫規劃之主要工作項目、核心技術的量化目標，並與國外競爭力比較、年度成果與後續產業化成效。
5. 計畫全程(四年)結束時除應繳交結案報告外，依規定需舉辦成果評鑑會議，必要時得進行實地訪查。
6. 執行團隊須配合本部進行計畫執行成果發表、推廣應用及交流等工作推動。

陸、專案推動工作小組

專案召集人：國立臺灣科技大學電子工程系 李三良教授

Tel：(02)2737-6401

E-mail：sllee@mail.ntust.edu.tw

計畫聯絡人：科技部工程司 張庭軒先生

Tel：(02)2737-7437

E-mail：tschang@most.gov.tw

更正通知

科技部公文 發文日期：106 年 12 月 12 日

發文文號：科部工字第 1061011848 號

已 於 106 年 12 月 12 日 電子發文。

茲因：

■補附附件「計畫徵求公告」，請以此份為準。

承辦單位：工程司

承辦人員：張庭軒

聯絡電話：(02)2737-7437

秘書處文書科

發文人員：劉佳玲

聯絡電話：(02)2737-7596

